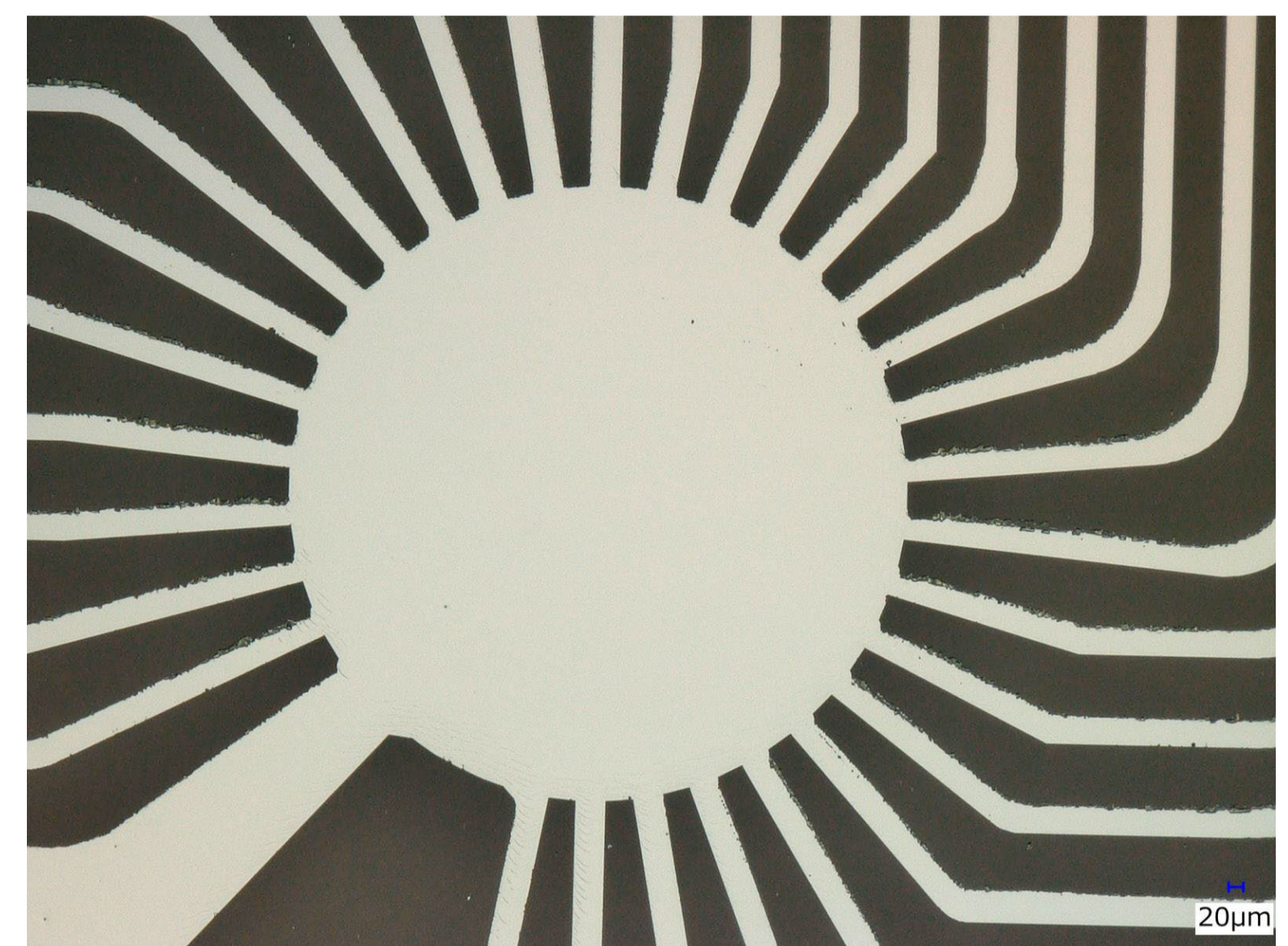




# プリントドデバイス作製技術研究

## 概要

本研究では、版の作製から印刷までの一貫した流れの構築、および版の線幅寸法と印刷物の線幅寸法の誤差を低減する適切な印刷ロールの押し込み量の把握を行い、複雑回路の作製が可能となった。また、この研究を通して、地域企業がプリントドエレクトロニクス分野の検討時や展開する際に、情報の提供ができる素地を作ることができた。



サンプル回路のパターン  
製作協力:株式会社丸和製作所

## 結果

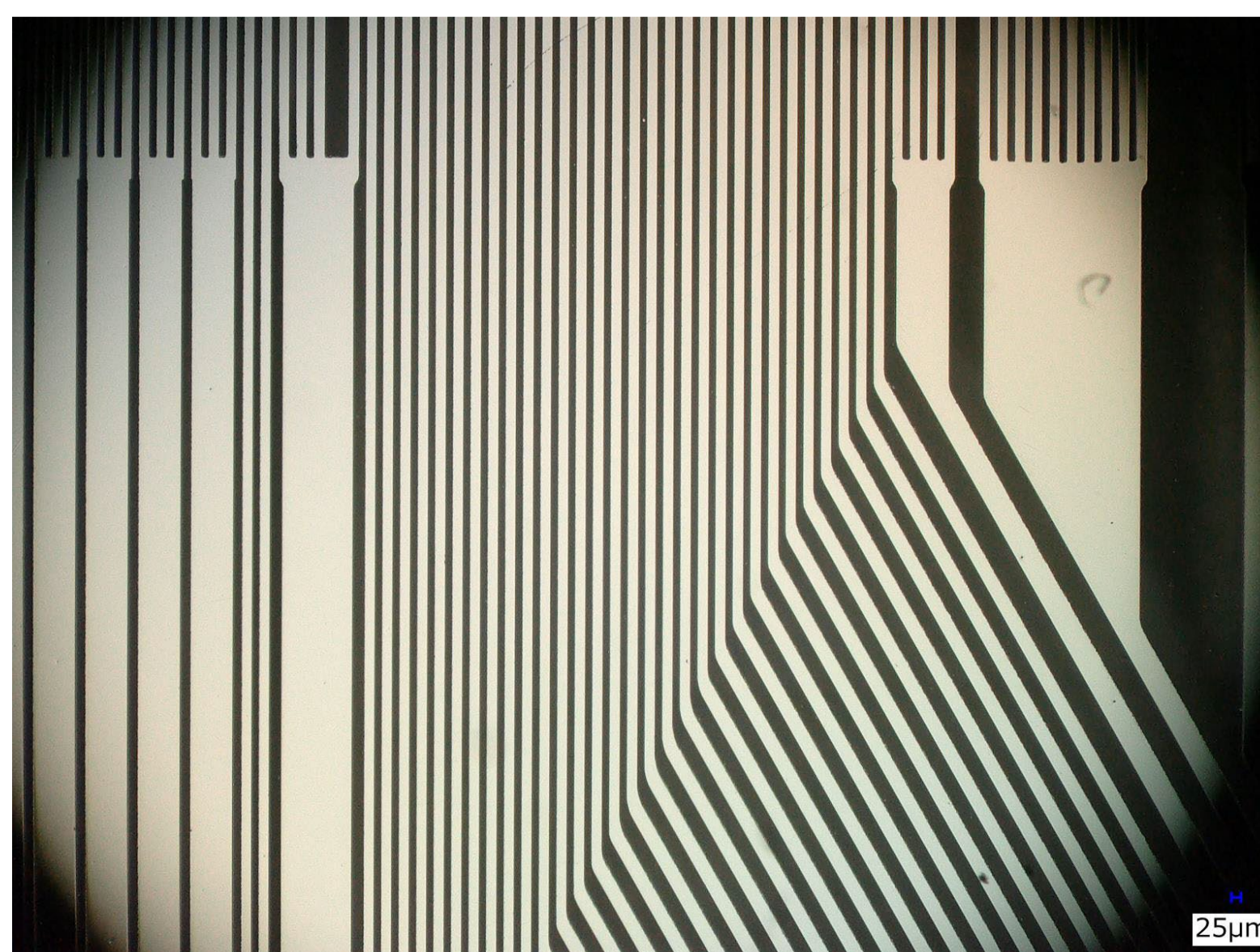
マスクレスアライナー<sup>1)</sup>、Deep-RIE<sup>2)</sup>を用いることで迅速に印刷版の作製が可能となった。また、印刷には、反転オフセット印刷機<sup>3)</sup>およびAgナノインク<sup>4)</sup>を使用し、印刷ロールの押し込み量の微妙な関係を見ることにより、版の寸法と印刷物の寸法の誤差の低減が可能となることが分かった。

印刷手法を用いた作製方法は、大面積化への対応、凹凸表面や伸縮する材料などの新しいアプリケーションへの展開が良いと言われているので、期待される手法のひとつであると考えます。

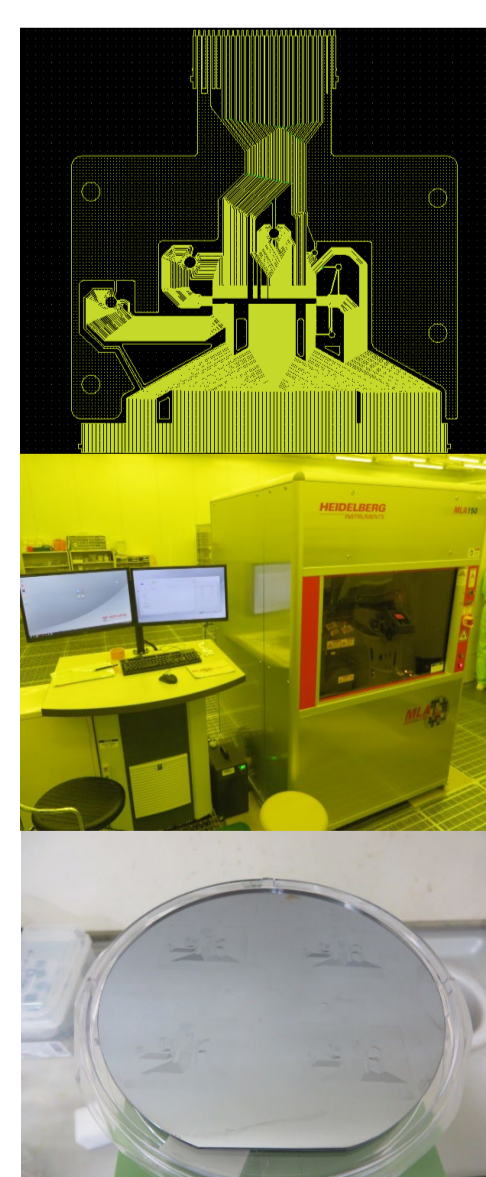
製作協力: 1), 2) 東北大学マイクロシステム融合研究開発センター

3) 山形大学有機エレクトロニクス研究センター

4) 株式会社フューチャーインク



サンプル回路のパターン  
製作協力:株式会社丸和製作所



サンプルデータ,  
マスクレスアライナー,  
シリコンウエハ平面版

押し込み量と版と印刷形状との関係

